

Zeitschrift: Bulletin des Schweizerischen Elektrotechnischen Vereins
Herausgeber: Schweizerischer Elektrotechnischer Verein ; Verband Schweizerischer Elektrizitätswerke
Band: 55 (1964)
Heft: 26

Artikel: Grundlagen der Miniaturisierung in der Digitaltechnik
Autor: Kohn, G.
DOI: <https://doi.org/10.5169/seals-916799>

Nutzungsbedingungen

Die ETH-Bibliothek ist die Anbieterin der digitalisierten Zeitschriften auf E-Periodica. Sie besitzt keine Urheberrechte an den Zeitschriften und ist nicht verantwortlich für deren Inhalte. Die Rechte liegen in der Regel bei den Herausgebern beziehungsweise den externen Rechteinhabern. Das Veröffentlichen von Bildern in Print- und Online-Publikationen sowie auf Social Media-Kanälen oder Webseiten ist nur mit vorheriger Genehmigung der Rechteinhaber erlaubt. [Mehr erfahren](#)

Conditions d'utilisation

L'ETH Library est le fournisseur des revues numérisées. Elle ne détient aucun droit d'auteur sur les revues et n'est pas responsable de leur contenu. En règle générale, les droits sont détenus par les éditeurs ou les détenteurs de droits externes. La reproduction d'images dans des publications imprimées ou en ligne ainsi que sur des canaux de médias sociaux ou des sites web n'est autorisée qu'avec l'accord préalable des détenteurs des droits. [En savoir plus](#)

Terms of use

The ETH Library is the provider of the digitised journals. It does not own any copyrights to the journals and is not responsible for their content. The rights usually lie with the publishers or the external rights holders. Publishing images in print and online publications, as well as on social media channels or websites, is only permitted with the prior consent of the rights holders. [Find out more](#)

Download PDF: 04.04.2026

ETH-Bibliothek Zürich, E-Periodica, <https://www.e-periodica.ch>

der schweizerischen Elektrizitätsproduktion, die rationell ja nur in sehr grossen Einheiten erfolgen kann, bedingt den Übergang von der Einzelwirtschaftlichkeit der Kraftwerke zur Idee der nationalen Versorgung und zu stärkerer gesamtwirtschaftlicher Betrachtungsweise.

In diesen Gedankengängen und in manchen gleichgerichteten Äusserungen der Bundesbehörden und schliesslich in der Tatsache, dass ich eine kleine Kommission beauftragt habe, ein Programm für den weiteren Ausbau der schweizerischen Elektrizitätsversorgung auszuarbeiten, haben einzelne Exponenten der Elektrizitätswirtschaft das Schreckgespenst eines Bundesdirigismus und einer zentralen Steuerung durch Bern sehen wollen.

Der Umstand, dass die genannte Kommission von Herrn Ständerat Dr. Choisy präsidiert wird und ihr vier weitere prominente Vertreter der Elektrizitätsproduktion sowie zwei Wissenschaftler angehören und der Auftrag dahin geht, mit den zehn grossen Elektrizitätsunternehmungen zusammenzuarbeiten, welche den bekannten Bericht vom Oktober 1963 über die Eingliederung der ersten Atomkraftwerke in die schweizerische Energiewirtschaft erstattet haben, lassen solche Interpretationen schwer verständlich erscheinen.

Eines ist hingegen gewiss — dass nämlich bei der eminenten und stets noch wachsenden Bedeutung, die der Energiewirtschaft (nicht nur der Elektrizitätswirtschaft) im modernen Wirtschaftsleben zukommt, und bei den strukturellen Wandlungen, die in unserer Energiewirtschaft heute im Gange sind, die Landesregierung einer gewissen Mitverantwortung für eine möglichst reibungslos funktionierende Energieversorgung in guten und bösen Tagen sich nicht entschlagen kann. Ich sage dies nicht nur, weil Interventionen in den eidgenössischen Räten es verlangen, sondern weil es auch im Willen der Öffentlichkeit und im Landesinteresse liegt. Die Öffentlichkeit anerkennt dankbar die bisherigen grossen Leistungen der Werke für die Sicherung der Elektrizitätsversorgung des Landes. Aber es wäre wohl eine Täuschung, daraus schliessen zu wollen, dass die Öffentlichkeit ein gleich dank-

bares Vertrauen in die *künftige* Stromversorgung habe. Sie weiss um die neuartigen Schwierigkeiten und die neuen Probleme, die sich stellen.

Die schweizerische Elektrizitätswirtschaft ist in eine Entwicklungsphase eingetreten, die sie vor eine wesentlich veränderte Lage gegenüber früher stellt. Früher waren es einzig und allein die Werke, welche für den Ausbau der Elektrizitätsversorgung die Entscheide fällten. Wir anerkennen gerne, dass sie ihrer Aufgabe aufs vorzüglichste gerecht wurden. Die Entscheide von heute und der nächsten Zukunft sind nicht nur weniger eindeutig, nicht nur viel schwieriger und heikler, sondern treffen immer mehr Ermessensfragen, die das ganze Land berühren und für die Gesamtwirtschaft bedeutungsvoll sind. Das goldene und relativ ruhige Zeitalter der schweizerischen Elektrizitätswerke ist vorbei. Die hohen Produktionskosten neuester Werke bringen die einstige Konkurrenzüberlegenheit gegenüber andern Energieträgern ins Wanken. Mit dem Betrieb thermischer Werke werden die Schwierigkeiten der Unternehmungsführung wegen der Abhängigkeit von zahlreichen zum Teil gar nicht beeinflussbaren Faktoren grösser.

In einer solchen Entwicklungsphase drängt sich ein gemeinsames Überdenken der Probleme und ein kritisches Inventar der Möglichkeiten und das Suchen nach zweckmässigen Lösungen für die nächste Zukunft auf. Dieser Aufgabe hat sich die Kommission Choisy zu widmen. Das Ausbauprogramm, das sie vorlegen wird, sollte das Ergebnis der gemeinsamen Arbeit mit den zehn grossen Werken sein. Es wird kein verbindliches unveränderliches Programm darstellen können, sondern eine immer wieder neu zu überprüfende Richtlinie der schweizerischen Elektrizitätswirtschaft. Stärker als bisher vielfältigen gegenläufigen Einwirkungen ausgesetzt, wird die Elektrizitätswirtschaft unserem Lande vermehrt dienen, wenn sie ihre Kräfte koordiniert und die kommenden Aufgaben gemeinsam löst. Gerade dann, wenn sich diese als besonders schwierig erweisen, dürfen wir nicht versuchen, die Zukunft hinauszuschieben. Wir sollen die Zukunft nicht erleiden, sondern sie wollen.

Grundlagen der Miniaturisierung in der Digitaltechnik

Vortrag, gehalten an der 23. Schweiz. Tagung für elektrische Nachrichtentechnik vom 8. September 1964 in Zürich

von G. Kohn, Rüslikon

621.38 – 181.4 : 681.14 – 523.8

Einige grundlegende elektrotechnische Probleme, die bei der Miniaturisierung elektronischer Schaltungen auftreten, werden behandelt. Nach einer kurzen Betrachtung der bei günstiger Ausnutzung der technologischen Verfahren erreichbaren Elementgrösse wird diese in Beziehung zum Signalpegel, zur Wärmeabfuhr, zur Packungsdichte und zur erreichbaren Arbeitsgeschwindigkeit gesetzt. Die Zuverlässigkeit und die Produktionsausbeute werden diskutiert. Beide können durch die Verwendung redundanter Schaltungen erhöht werden.

Quelques problèmes fondamentaux électrotechniques concernant des circuits électroniques miniaturisés sont traités. Après une courte description de l'étendue de l'élément qui l'on peut atteindre sous conditions technologiques optimales l'étendue est mise en relation avec le niveau du signal, la dissipation de la chaleur, la densité des éléments et avec la vitesse de travail. La fidélité et le rendement de la production sont discutés. Tous les deux peuvent être augmentés en utilisant des circuits redondants.

1. Einführung

Die Entwicklungsgeschichte digitaler Rechenanlagen lässt sich in Generationen einteilen. In der ersten Generation wurden Elektronenröhren zur Verknüpfung von Information eingesetzt. Grundsätzliche Nachteile wie die grosse Hitzeentwicklung und vor allem die relativ geringe Zuverlässigkeit begrenzten den Einsatz von Röhrenanlagen. Erst der zweiten Generation gelang der Durchbruch zur heutigen Bedeutung. Festkörperschaltkreise mit Transistoren, Dioden und Magnet-

kernen erlaubten die Zuverlässigkeit, Geschwindigkeit und Handlichkeit, wie sie bei den heute marktgängigen Anlagen üblich ist.

Die militärische Entwicklung der letzten Jahre hat den Anstoss zum Bau sehr kleiner Digitalrechner für Flugzeuge und Raketen gegeben. Man versucht heute die Komponenten, aus denen eine Anlage zusammengesetzt ist, zu miniaturisieren und in Bausteine zu integrieren, die als Einheit hergestellt werden. Da man hoffen darf, dass die Miniaturschaltungen

33490-503

nicht nur kleiner, sondern auch schneller als die seitherigen Schaltungen gemacht werden können, und da man hoffen darf, mit ihrer Hilfe in handlichen Anlagen noch wesentlich umfangreichere Probleme bearbeiten zu können, greift die Bedeutung der Miniaturtechnik weit über den militärischen Bereich hinaus. Die dritte Generation der Digitalrechner wird mit grosser Wahrscheinlichkeit von miniaturisierten Schaltelementen, die zu Baugruppen integriert sind, Gebrauch machen.

In diesem Beitrag sollen einige grundsätzliche Überlegungen zur Miniaturisierung elektronischer Schaltungen erwähnt werden. Das Schwergewicht wird darauf gelegt, die Möglichkeiten und die Grenzen grössenordnungsmässig anzugeben.

Eine kurze Repetition digitaler Schaltkreise soll die Anforderungen und den Aufwand, der in digitalen Rechenanlagen getrieben wird, als Maßstab für die Ziele der Miniaturisierung voranstellen und die Bauelemente ins Gedächtnis zurückrufen. Die sehr wesentlichen technologischen Fragen sollen hier nicht behandelt werden, sie werden von Hübner [5], sowie in [4; 18; 19]¹⁾ dargestellt.

Die geometrische Verkleinerung aller Abmessungen und die Bereitstellung der Technologien ist die notwendige Basis der Miniaturtechnik. Sie ist jedoch nicht hinreichend, sondern muss mit einer Verkleinerung der Betriebsleistung verbunden sein. Deshalb müssen die Fragen nach der geometrischen Packungsdichte und nach der Grösse der Signalpegel und der Wärmeabfuhr gemeinsam gestellt werden.

Eine Rechenmaschine ist bei gleichem Aufwand umso leistungsfähiger, je grösser ihre Arbeitsgeschwindigkeit ist, das heisst, je kürzer die Schaltzeiten ihrer Elemente sind. Es wird deshalb versucht, eine Abschätzung der möglichen Schaltzeiten zu geben.

Elemente, die wesentlich kleiner als 1 mm sind, kann man nicht nur in Baugruppen integrieren, man muss es tun, um sie handhaben zu können. Die Begriffe «Integrierte Schaltungen» und «Miniaturisierte Schaltungen» werden gleichbedeutend. Integration bedeutet dann auch, dass sich die Elemente nicht mehr einzeln prüfen und die schlechten aussortieren lassen und sie bedeutet, dass die Produktion wesentlich genauer arbeiten muss, um noch eine vernünftige Ausbeute und damit einen tragbaren Preis zu erzielen.

Je grösser die Zahl der Elemente eines Systems wird, umso mehr rückt die Frage nach der Zuverlässigkeit in den Vordergrund. Die mittlere Zeit zwischen zwei Fehlern muss immer noch wesentlich grösser als die zur Reparatur notwendige Zeit sein. Diese Forderung wird sehr kritisch, wenn die Zahl der Komponenten eine Million überschreitet. Durch Redundanz kann die Zuverlässigkeit verbessert werden. Obwohl in den heutigen Maschinen keine redundanten Schaltungen verwendet werden, muss man ihre Anwendung in der Zukunft in Erwägung ziehen.

2. Digitale Schaltungen

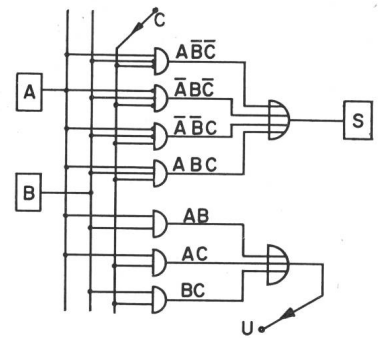
Am Beispiel einer einfachen Addition erkennt man, welcher grosser Aufwand an Schaltkreisen im Digitalrechner getrieben werden muss [3; 6]. Bei der Addition zweier Binärzahlen

$$\begin{array}{r}
 10\ 100\dots A10\dots 10 \\
 11\ 011\dots B11\dots 11 \\
 \hline
 UC\ 1 \\
 \hline
 \dots\dots S01\dots 01
 \end{array}$$

¹⁾ Siehe Literatur am Schluss des Aufsatzes.

Fig. 1
Prinzipschaltung eines einfachen Addierwerks als Beispiel einer logischen Schaltung

A, B Einander entsprechende Stellen der Summanden;
C Übertrag der vorhergehenden Stelle; S Summe; U Übertrag auf die folgende Stelle;
 \bar{A} , \bar{B} , \bar{C} Negation von A, B, C



sind die entsprechenden Stellen A und B miteinander und mit dem Übertrag C der vorhergehenden Stelle zu der Summe S und dem neuen Übertrag U so zu verknüpfen, dass die Regeln der Algebra erfüllt sind. Diese stellen sich in der Funktionstabelle dar:

A	B	C	S	U
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
1	1	0	0	1
0	0	1	1	0
1	0	1	0	1
0	1	1	0	1
1	1	1	1	1

Im Beispiel gehört zu $A = 1, B = 0, C = 1$ die Summe $S = 0$ und der Übertrag $U = 1$. S und U sind mit A, B und C logisch verknüpft. Aus der Funktionstabelle ist ersichtlich, dass S und U nur dann gleich 1 sind, wenn

$$S = A\bar{B}\bar{C} \vee \bar{A}B\bar{C} \vee \bar{A}\bar{B}C \vee ABC \quad (1a)$$

$$U = AB \vee AC \vee BC \quad (1b)$$

Eine prinzipielle Schaltung zur Ausführung der Verknüpfung Gl. (1) zeigt Fig. 1. Ihre Bausteine, das «UND»-Gatter, das «ODER»-Gatter und der Negator erlauben, jede logische Schaltung auszuführen. Sie sind aus Transistoren, Dioden und Widerständen aufgebaut (Fig. 2). Zusätzlich zu diesen logisch notwendigen Schaltungen enthält ein Rechenwerk Schaltungen, die zur kurzzeitigen Speicherung, zur Regeneration und zur Fortleitung der Impulse dienen [3].

Der Aufwand an Komponenten schon in dieser einfachen Schaltung ist erheblich. Ein Paralleladdierwerk für 36stellige

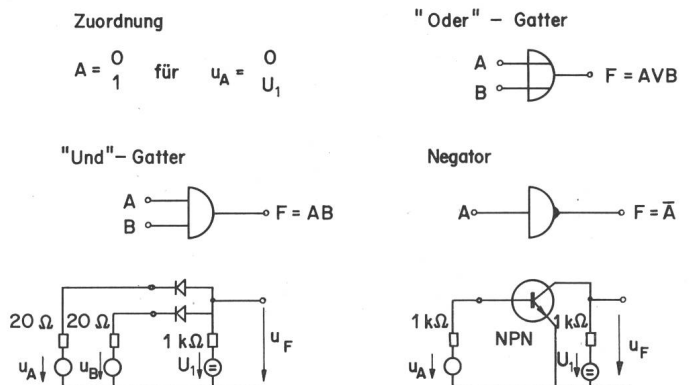


Fig. 2

Die logischen Grundschaltungen

A, B Variable; \bar{A} Negation von A; F logische Funktion;
 u_A, u_B, u_F Spannungen, welche A, B, F repräsentieren;
 U_1 Spannung, welche «1» repräsentiert

Dualzahlen benötigt etwa 2500 Komponenten. Sein Aufbau in der heute üblichen Technik mit getrennten Bauelementen und gedruckter Verdrahtung nimmt ein Volumen von etwa 10 dm³ ein. Diesem Wert sollen nun die Abmessungen gegenübergestellt werden, die heute mit miniaturisierten Schaltungen erreichbar erscheinen und die zu einem Teil schon in Forschung und Entwicklung verwirklicht worden sind.

3. Geometrische Packungsdichte

Die linearen Abmessungen des Halbleiterplättchens eines handelsüblichen Planartransistors liegen zwischen 1 mm und etwa 100 μm (Fig. 3). Sie können weiter verkleinert werden, bis die endliche Auflösung des dem Planarprozess zu Grunde liegenden Photoätzverfahrens eine Grenze setzt. Mit UV-Licht (λ = 0,3 μm) kann das Element selbst bei einfachster Struktur nicht kleiner als 3...10 μm gemacht werden.

Eine weitere Verkleinerung der Abmessungen durch Verwendung von Elektronenstrahlfräsmaschinen wird heute schon diskutiert [4; 7]. Strahldurchmesser von 0,01 μm werden als realisierbar angesehen, so dass Elemente von 1...0,1 μm wenigstens theoretisch herstellbar erscheinen.

Alle bekannten Herstellungsverfahren zielen auf eine flächenhafte Anordnung der Bauelemente auf einem Substrat. Die grösste Flächenpackungsdichte ergibt sich deshalb direkt aus der Lineargrösse L_G (Fig. 3), es hat aber keinen Sinn, die Lineargrösse in die dritte Potenz zu erheben und so auf die räumliche Packungsdichte zu schliessen. Die Dicke des aktiven Teils eines Transistors ist durch die Herstellung und durch die Spannungsfestigkeit der Sperrschichten fest gegeben und kann nicht um Zehnerpotenzen herabgesetzt werden. Das Substrat kann ebenfalls nicht beliebig dünn sein, so dass sich die Annahme einer festen Dicke eines Schaltungsplättchens von 1 mm vertreten lässt.

Unter dieser Voraussetzung ergibt sich die maximale räumliche Packungsdichte, wie sie in Fig. 3 der Lineargrösse zugeordnet ist. In den kleinsten Miniaturschaltungen, die für die «Minuteman»-Rakete entwickelt wurden und die jetzt z. B. von verschiedenen Firmen in den Handel gebracht werden, erreicht man eine Packungsdichte von etwa 1000 Elementen/cm³.

Es ist also heute schon möglich, eine Schaltung vom Umfange eines Addierwerkes in wenigen cm³ Volumen unterzubringen. Andererseits zeigt Fig. 3, dass geometrische Betrachtungen noch Verkleinerungen um Zehnerpotenzen zulassen.

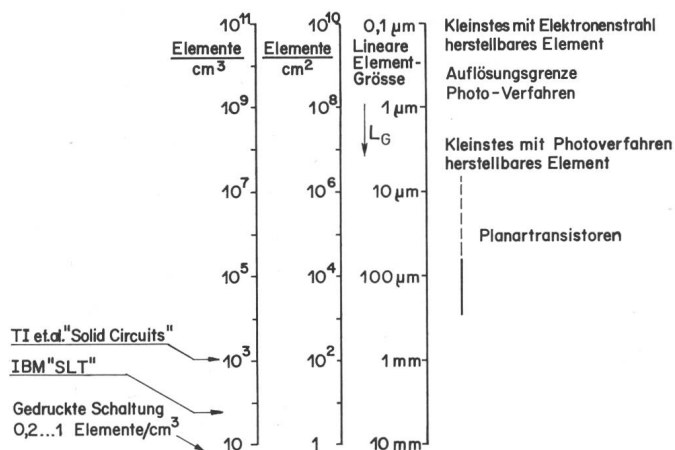


Fig. 3 Lineare Elementgrösse L_G und grösstmögliche geometrische Packungsdichte

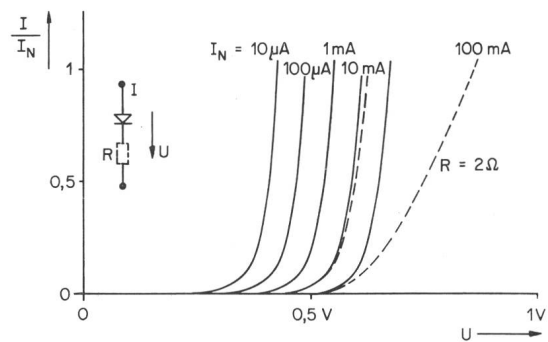


Fig. 4

Kennlinie einer P-N-Diode bei verschiedenem Stromabstoss
I Diodenstrom; I_N Parameter; R Ohmscher Serienwiderstand;
U Diodenspannung; U_T Temperaturspannung

$$\frac{I}{I_N} = \frac{I_0}{I_N} \left(e^{\frac{u}{U_T}} - 1 \right) U_T = \frac{kT}{q} ; I_0 = \frac{qp_n D_n}{\sqrt{D_p \tau}} A$$

T/°C	30	150
U _T /mV	26	36

Beispiel: U_T = 26 mV, I₀ = 0,5 pA

4. Signalpegel

Miniaturisierung ist nicht nur eine Frage der Technologie und der mit ihr erreichbaren geometrischen Packungsdichte, sie ist auch eine Frage der Signalpegel und der Verlustleistung.

Logische Schaltungen müssen grundsätzlich zwischen einem 0-Pegel und einem 1-Pegel unterscheiden, sie müssen also Elemente mit einer Amplitudenschwelle enthalten. Die ganz überwiegende Mehrzahl aller Schaltungen verwendet dazu die I(U)-Charakteristik eines P-N-Übergangs in Dioden und Transistoren.

Es ist bekannt [1; 2], dass P-N-Übergänge eine Exponentialcharakteristik haben:

$$I = I_0 e^{\frac{U}{U_T}} \quad (2)$$

Die Spannung U_T ist nach thermodynamischen Überlegungen proportional zur absoluten Sperrschichttemperatur T:

$$U_T = \frac{kT}{q} \quad (3)$$

der Strom I₀ ist dotierungs- und materialabhängig und proportional zur Diodenfläche A [1].

Wenn man I auf einen normierenden Strom I_N bezieht, kann man die Diodencharakteristik Gl. (2) wie in Fig. 4 darstellen. In jedem Strombereich hat die Charakteristik dieselbe Gestalt, sie ist nur bei jeder Erhöhung des Stromes um eine Zehnerpotenz um U_T · ln 10 zu positiveren Spannungen hin verschoben. Aus Gl. (2) folgt und aus Fig. 4 ist anschaulich zu sehen, dass die Krümmung einer Diodencharakteristik nie grösser werden kann, als dass bei einer Spannungsänderung um kT/q eine Stromänderung um den Faktor e erfolgen kann.

In Schaltelementen, die auf einem quantenmechanischen Effekt basieren, kann sich dieses Bild verschieben. Die I(U)-Charakteristik einer Tunnel diode kann stärker gekrümmt sein. Da es jedoch schwierig erscheint, nur mit Tunnel dioden, die ja Zweipole sind, komplizierte logische Schaltungen aufzubauen, und da keine auf einem Tunneleffekt basierenden rückwirkungsfreien Vierpole bekannt sind, beziehen sich die folgenden Betrachtungen nur auf P-N-Elemente.

Für diese sei als Ergebnis festgehalten: Der Strompegel einer Schaltung kann innerhalb mehrerer Zehnerpotenzen ge-

wählt werden, der Spannungspegel ist jedoch durch die gewünschte Schwelle in der $I(U)$ -Charakteristik auf den engen Bereich von einigen hundert Millivolt festgelegt. Alle gebräuchlichen Rechenmaschinen verwenden Spannungspegel von 1 V oder mehr, um einen Sicherheitsabstand von Störspannungen und für Toleranzen zu haben.

Der kleinste Strompegel ist durch Leckströme und durch die Forderung nach hochohmigen Widerständen bestimmt, die sich nicht einfach mit der nötigen Präzision herstellen lassen [5]. Der grösste Strompegel ist durch die Verlustleistung bestimmt.

5. Verlustleistung und Wärmeabfuhr

Da der Spannungspegel mit etwa 1 V festliegt, hat man beim Strompegel I im Mittel mit einer Verlustleistung $P = I \cdot 1 \text{ V}$ pro Element zu rechnen. Die entstehende Wärme muss abgeführt werden, und zwar soweit, dass die für das verwendete Halbleitermaterial zulässige Sperrschichttemperatur (150... 200 °C bei Si) nicht überschritten wird. Die grösstmögliche Packungsdichte wird damit begrenzt durch die gewählte Stromdichte und die Art der Wärmeabfuhr.

Um sich ein quantitatives Bild machen zu können, muss man eine bestimmte Anordnung zu Grunde legen, in Fig. 5 ist eine Möglichkeit skizziert. Die eigentlichen Schaltungen sind auf 1 cm² grossen Substraten hergestellt. Jedes Substrat liegt auf einer H-förmigen Kühleisbe mit guter Wärmeleitfähigkeit. Zehn solcher Elemente sind mit Abstandsplättchen zwischen den Wangen zu einem Stapel von 1 cm Höhe aufgeschichtet. Für Substrat, Kühleisbe und aufgedampfte Verdrahtung steht also eine Dicke von 1 mm zur Verfügung, was als realistisch angesehen wird. In die Wangen sind Strömungskanäle zum Durchfluss eines Kühlmittels gebohrt. Der freibleibende Raum zwischen den Wangen soll die elektrische Verdrahtung von Ebene zu Ebene aufnehmen. Diese Anordnung hat bei einem aktiven Volumen von 1 cm³ ein totales Volumen von 4 cm³, sie kann:

$$N = \frac{1000}{(L_G/\text{mm})^2} \quad (4)$$

Elemente aufnehmen.

Wenn man in diesem Modell 150 °C als maximale Elementtemperatur annimmt, wenn man weiter Kühleisben aus Kupfer oder einer gut wärmeleitenden Berylliumkeramik ($\sigma_{\text{Cu}} = 3,9 \frac{\text{W}}{\text{cm}^0\text{C}}, \sigma_{\text{BeO}} = 2,4 \frac{\text{W}}{\text{cm}^0\text{C}}$) verwendet, und wenn man Luft von Raumtemperatur durch die Kühlkanäle strö-

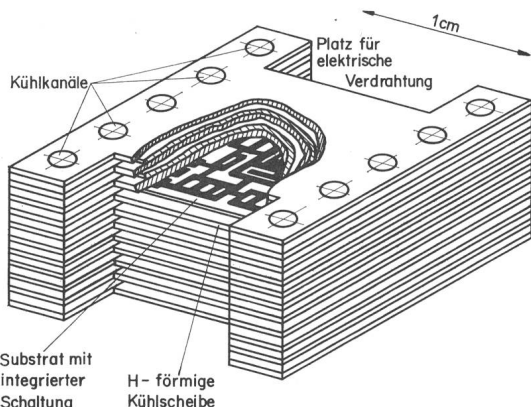


Fig. 5

Beispiel für eine mögliche Packung integrierter Schaltungen

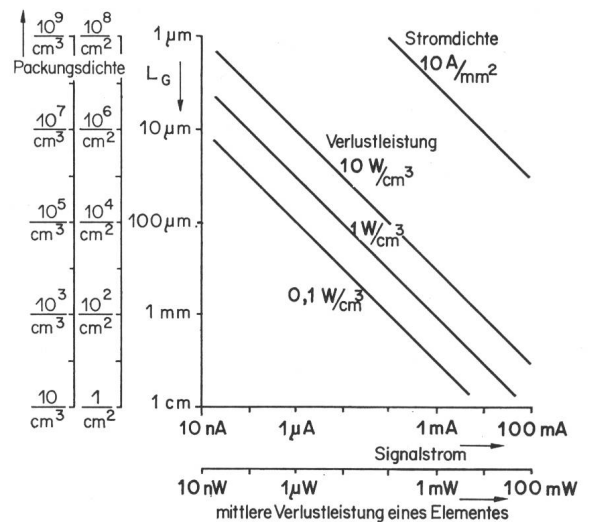


Fig. 6

Begrenzung und Packungsdichte durch Verlustleistung und Stromdichte
 L_G Lineargrösse des Schaltelements

men lässt, dann kann man die von 1 W erzeugte Wärme abführen [8]. Bei einem Spannungspegel von 1 V ist dann der Strompegel mit den Linearabmessungen L_G der Elemente verknüpft durch:

$$I = \frac{1 \text{ W}}{1 \text{ V}} \cdot \frac{1}{N}$$

oder mit Gl. (4):

$$I = 1 \text{ mA} \cdot (L_G/\text{mm})^2 \quad (5)$$

Diese Beziehung ist in Fig. 6 dargestellt. Aus ihr folgt, dass man die heute schon mögliche Packungsdichte von 1000 Elementen pro cm³ nur erhöhen kann, wenn man den Strompegel mit den Abmessungen herabsetzt. Um die technologische Auflösungsgrenze ausnutzen zu können, müsste man den Signalstrom auf Bruchteile eines μA herabsetzen und man müsste die technologischen Voraussetzungen zur Herstellung sehr hochohmiger Bauelemente z. B. Feldeffekttransistoren [25; 26] schaffen.

Würde man ein aufwendiges Flüssigkeits-Kühlsystem verwenden, so würde man wohl höchstens die räumliche Leistungsdichte auf 10 W/cm³ vergrössern können, während man ohne Konvektionskühlung die Leistungsdichte auf etwa 0,1 W/cm³ herabsetzen müsste [8].

Eine Begrenzung der Elementgrösse durch die Stromdichte ist weit weniger kritisch. In Fig. 6 ist die Begrenzung durch eine Stromdichte von 10 A/mm², ein verhältnismässig niedriger Wert für moderne Transistoren, eingezeichnet [9].

Die maximale Packungsdichte wird also weniger durch das technologische Herstellungsverfahren als durch die Leistung und damit durch den Signalpegel begrenzt.

6. Geschwindigkeit

Die Miniaturisierung der Bauelemente führt im wesentlichen auf zwei Arten zur erwünschten Erhöhung der Arbeitsgeschwindigkeit. Erstens werden die Verbindungsleitungen zwischen den verschiedenen Baugruppen einer Anlage kürzer, und damit auch die Verzögerungszeiten. Zweitens werden innerhalb einer Baugruppe die Schaltzeiten durch Verkleinerung der geometrischen Abmessungen und damit der parasitären Reaktanzen kleiner.

Obwohl die Frage der Verbindungsleitungen eine ganz wesentliche ist, wird sie hier nicht behandelt, da sie nur im

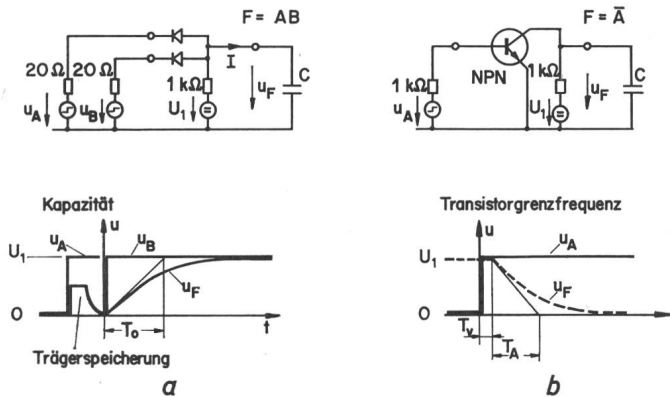


Fig. 7

Ursachen der Geschwindigkeitsbegrenzung

$$a) T_0 = \frac{U_1}{I/C}; \quad b) f_T = \frac{1}{1...3 T_A}$$

C Elementkapazität; I Strompegel; t Zeit; T₀ Übergangszeit; T_A Zeitkonstante; T_v Verzögerungszeit
 Weitere Bezeichnungen siehe Fig. 2

Zusammenhang mit einem bestimmten System quantitativ beantwortet werden kann. Es soll aber ein Versuch gemacht werden, die Geschwindigkeit der Baugruppen selbst abzuschätzen.

In Fig. 7 d ist das «UND»-Gatter mit Dioden aus Fig. 2 nochmals gezeichnet. Die erste Begrenzung seiner Geschwindigkeit ist durch die seinem Ausgang parallel liegende Kapazität C gegeben. Wenn die Eingangsspannungen u_A(t) und u_B(t) sprungförmig verlaufen, dann wird die Spannung u_F ihren Endwert U_L nach einer Exponentialfunktion erreichen. Auch bei Anwendung passiver Entzerrung, wie Induktivitäten oder Diodenabfangeschaltungen, kann die Übergangszeit T₀ nie kleiner gemacht werden als:

$$T_0 = \frac{U_1}{I/C} \quad (6)$$

wobei U_L der Signalspannungspegel und I der Strompegel sind.

Die zweite Begrenzung der Geschwindigkeit ist durch die Speicherung von Ladungsträgern in den Dioden und Transistoren gegeben. Im Diodengatter z. B. fließt im Ruhezustand ein Gleichstrom I von der Batterie U₁ durch die beiden Dioden, der eine bestimmte Ladungsträgerkonzentration bedingt. Diese kann beim Schalten von u_A nicht plötzlich abgebaut werden, die Diode bleibt eine zeitlang leitend. Da der Effekt der Trägerspeicherung störende Fremdimpulse ergeben kann, muss er beseitigt werden. Durch Eindiffundieren von Goldatomen in den Halbleiter schafft man Rekombinationszentren; man baut heute Elemente mit Speicherzeiten von 1 ns und weniger.

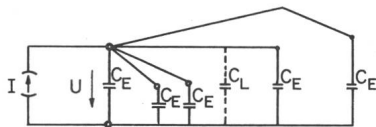
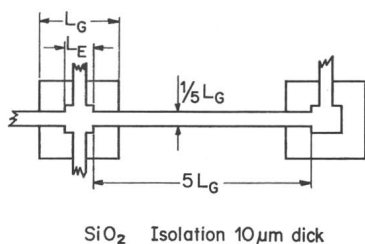


Fig. 8

Die kapazitive Belastung eines Elements durch die Kapazitäten der angeschlossenen Elemente und der Verbindungsleitungen
 C_E Elementkapazität; C_L Leitungskapazität; L_E Elektrisch wirksame Lineargröße; L_G Lineargröße des Elements; I Strompegel; U Spannungspegel



Die dritte wesentliche Begrenzung ist die Transistorgrenzfrequenz. Ihren Einfluss auf die Schaltzeit eines Negators zeigt 7b. Man könnte denken, dass eine Verkleinerung der geometrischen Abmessungen des Transistors — in diesem Fall der Basisschichtdicke — eine Verkleinerung der Schaltzeit ermöglichen würde. Dem steht jedoch die technologische Schwierigkeit entgegen, Basisschichtdicken von weniger als einigen Zehntel µm herstellen zu können und die nötige Sicherheit gegenüber Spannungsdurchschlägen zu gewährleisten.

Die Verwendung von GaAs als Transistormaterial würde kürzere Schaltzeiten erlauben, weil die Trägerbeweglichkeit höher als in Silizium ist [10]. Eine noch weitere Erhöhung der Grenzfrequenz ist bei Metallbasistransistoren zu erwarten. Sie verwenden Metall-Halbleiterrandschichten, wie sie von Schottky schon vor 25 Jahren untersucht wurden [2; 11]. Mit Metallbasistransistoren wurden kürzlich 50 GHz erreicht [12], sie haben weiter den Vorteil, dass sie mit Majoritätsträgern arbeiten, und dass deshalb die Speicherzeiten um Größenordnungen kleiner sind [2].

Während die Eliminierung der Speichereffekte und die Erhöhung der Transistorgrenzfrequenzen nicht direkt mit der Miniaturisierung zusammenhängen, können offensichtlich die Kapazitäten einer Schaltung durch Verkleinerung ihrer Abmessungen verringert werden. Kann dadurch die Geschwindigkeit erhöht werden?

Einer quantitativen Untersuchung muss wieder ein Modell zu Grunde gelegt werden. In Fig. 8 ist der Ausgang einer Schaltungseinheit dargestellt. Es wird angenommen, dass diese Einheit mit vier weiteren verknüpft ist. Dann setzt sich die Ausgangskapazität C aus 5 Elementkapazitäten C_E und 4 Leitungskapazitäten C_L zusammen. Der Strom I hat diese Kapazität umzuladen.

Unter der weiteren Annahme, dass alle Elementkapazitäten C_E gleich und im wesentlichen Sperrschichtkapazitäten sind, lässt sich unter der Voraussetzung, dass die Sperrschichten mit Sicherheit die Signalspannung sperren müssen, C_E berechnen. Es ist:

$$C_E = \frac{50 \text{ pF}}{\text{mm}^2} \cdot L_E^2 \quad (7)$$

wobei L_E² die elektrisch wirksame Fläche darstellt. Diese ist etwa 1/10 der gesamten geometrischen Elementfläche L_G². Somit ist:

$$C_E = \frac{5 \text{ pF}}{\text{mm}^2} \cdot L_G^2 \quad (8)$$

Die Verbindungsleitungen zum nächsten Element sollen im Mittel 5 L_G lang sein, die Breite 1/5 L_G haben und mit einer 10 µm dicken SiO₂ Schicht isoliert sein. Unter diesen Voraussetzungen lässt sich die gesamte vom Strom I umzuladende Kapazität mit den Linearabmessungen eines Elements verknüpfen:

$$C = \frac{50 \text{ pF}}{\text{mm}^2} \cdot L_G^2 \quad (9)$$

Die erreichbare Schaltzeit T₀ einer Stufe lässt sich dann mit Gl. (6) und mit U₁ = 1 V angeben zu:

$$T_0 = 50 \text{ ns} \cdot \frac{1}{I/\text{mA}} \cdot (L_G/\text{mm})^2 \quad (10)$$

Die Schaltzeit wird also mit dem Quadrat der Linearabmessungen der Elemente und mit größerem Signalstrom kleiner. Dieser Zusammenhang ist in Fig. 9 dargestellt. Mit 1 mA Signalstrom und mit Elementen, die kleiner als 100 µm sind, könnte man T₀ = 1 ns unterschreiten.

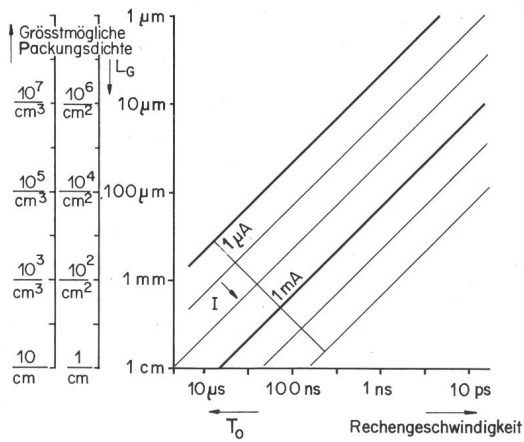


Fig. 9

Elementarschaltzeit T_0 in Abhängigkeit der geometrischen Abmessungen L_G und des Signalstromes I

Wenn man jedoch die höchstmögliche Packungsdichte der Modellanordnung in Fig. 5 ausnützt, ist der Signalstrom nach Gl. (5) auf:

$$I/\text{mA} = (L_G/\text{mm})^2$$

begrenzt. Führt man diese Beziehung in Gl. (10) ein, so erhält man das bemerkenswerte Ergebnis: Die kürzest mögliche Schaltzeit eines Elements hängt bei *dichtester Packung* von der Elementgrösse und vom Strompegel nicht mehr ab, sondern ist durch die auftretende Wärme begrenzt auf:

$$T_0 \geq 50 \text{ ns} \quad (11)$$

Natürlich kann man kürzere Schaltzeiten erreichen, aber dann muss man auf die durch die Technologie gegebene grösste Packungsdichte verzichten.

Dies lässt sich quantitativ durch die Einführung eines Packungsgrades ausdrücken. Er ist definiert als der Quotient L_G/L_A aus Linearabmessung L_G eines Elements und mittlerem Linearabstand L_A zweier Elemente. Dabei sollen zusammengehörige Elemente durchaus weiterhin nach den Voraussetzungen von Fig. 8, also mit Abständen von $5 L_G$ gepackt werden, es kommt nur darauf an, dass die Wärmeleitung des Substrats so gut ist, dass nur die integrale Leistung beachtet werden muss.

Wird der Packungsgrad kleiner als 1 gewählt, dann kann ein kleineres Element mit kleinerer Kapazität mit grösserem Strom betrieben werden und die Schaltzeit reduziert sich auf:

$$T_0 = 50 \text{ ns} \cdot \left(\frac{L_G}{L_A}\right)^2 \quad (12)$$

Fig. 10 ist aus Fig. 9 durch Eintragen dieser Beziehung entstanden. Die erhaltenen Werte können natürlich nur ausgenutzt werden, wenn die Geschwindigkeitsbegrenzung durch die Grenzfrequenzen der Transistoren weniger wirksam ist als diejenige durch die Kapazitäten. Eine Skala für die minimal zu fordernden Transistorgrenzfrequenzen ist deshalb der T_0 -Skala in Fig. 10 zugeordnet.

Erst bei sehr kurzen Schaltzeiten in der Grössenordnung von Pikosekunden gibt es eine Begrenzung durch die Stromdichte. Da aber in den nächsten Jahren höchstens mit Schaltzeiten von etwa 50 ps gerechnet werden darf, ist diese Begrenzung bedeutungslos.

Es mag verwunderlich erscheinen, dass von einer Begrenzung der Geschwindigkeit durch Induktivitäten bisher nicht die Rede war. Man kann auch ihren Einfluss auf die in Fig. 8 behandelte Anordnung abschätzen. Die Leitungsinduktivitäten in Fig. 8 sind zur Länge der Verbindungsleitungen direkt, zu

deren Breite etwa umgekehrt proportional, d. h. sie hängen von L_G nicht ab. Wenn die Leitungen, wie in Fig. 8 angegeben, durch eine $10 \mu\text{m}$ dicke SiO_2 -Schicht isoliert sind, ergeben sich Induktivitäten von $0,3 \text{ nH}$. Diese kleinen Induktivitäten führen bei 1 V Signalpegel auf Schaltzeiten von nur:

$$T_0 = 0,3 \cdot 10^{-3} \text{ ns} \cdot (I/\text{mA}) \quad (13)$$

sie sind also ausser bei Strömen von über 100 mA zu vernachlässigen. Es muss allerdings noch einmal betont werden, dass diese Abschätzung nur für die Induktivitäten und Schaltzeiten innerhalb einer Baugruppe gilt und nicht für den Einfluss von Verbindungsleitungen über weite Distanzen.

7. Zuverlässigkeit und Redundanz

Je mehr Schaltelemente zu einer Einheit integriert werden, um so zuverlässiger müssen sie sein. Transistoren können heute mit einer mittleren Lebensdauer von 10^6 h , höchstens aber 10^8 h gebaut werden. Die Wahrscheinlichkeit eines Defekts nimmt aber von Betriebsbeginn an zu, die Zuverlässigkeit nimmt ab.

Man definiert als Zuverlässigkeit R_E eines Elements die Wahrscheinlichkeit dafür, dass das Element zur Zeit t gut ist, das heisst, dass seine Eigenschaften innerhalb vorgegebener Toleranzgrenzen liegen. Nach Ablauf der Einbrennzeit, also während der eigentlichen Lebenszeit des Elements, ergibt sich aus der Statistik

$$R_E = e^{-t/T_M} \quad (14)$$

wobei T_M die mittlere Lebensdauer bedeutet. Nach $t = T_M$ ist die Wahrscheinlichkeit, dass das Element gut ist, nur noch 37% [4; 13].

Eine Lebensdauer von $10^6 \text{ h} = 115 \text{ Jahre}$ kann natürlich nicht direkt gemessen werden. T_M hängt aber mit der Fehler-rate F zusammen:

$$F = \frac{1}{T_M} \quad (15)$$

Wenn in einem Dauerversuch aus einem Ensemble von Elementen der Bruchteil α während des Zeitintervalls Δt ausfällt, dann ist:

$$F = \frac{1}{T_M} = \frac{\alpha}{\Delta t} \quad (16)$$

Fallen in einem Dauerversuch mit einem Ensemble von 1000 Transistoren im Mittel 5 Exemplare während eines

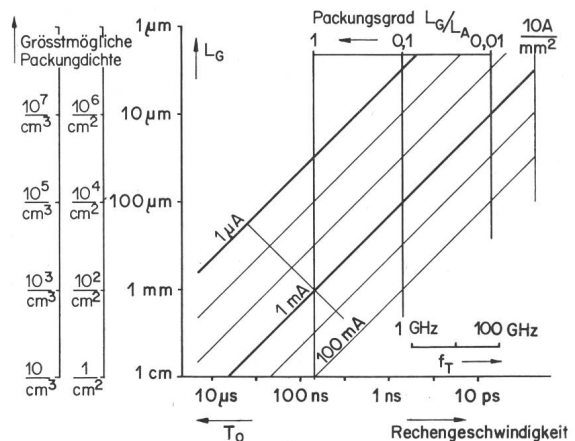


Fig. 10

Elementarschaltzeit T_0 bei verschiedenen Packungsgraden
 L_A Linearabstand zweier Elemente; f_T Transistorgrenzfrequenz
 Weitere Bezeichnungen siehe Fig. 9

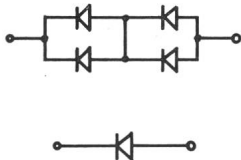


Fig. 11

Viererblock mit Dioden als Bauelement mit Redundanz

Defekte Dioden	Möglichkeiten	Fehler
1	8	0
2	24	6
3	32	20
4	16	16
	80	42

Zeitintervalls von 1000 h aus, dann ist die Fehlerrate $F = 5 \cdot 10^{-6}/h$ und die mittlere Lebensdauer $T_M = 2 \cdot 10^5$ h.

Integriert man N gleichartige Elemente in eine Schaltung und nimmt man an, dass sich die Elementausfälle nicht gegenseitig beeinflussen, dann wird die Wahrscheinlichkeit R_N für das richtige Funktionieren der ganzen Schaltung:

$$R_N = R_E^N = e^{-\frac{t}{T_M/N}} \quad (17)$$

Die Zeitachse wird also um den Faktor N gedehnt, die mittlere Zeit zwischen zwei Ausfällen wird T_M/N . Baut man eine Anlage mit 10 000 der oben erwähnten Transistoren, dann hat man im Mittel nach je 20 h mit einem Ausfall zu rechnen. Sind die Transistoren untrennbar miteinander in einem Schaltungsblock verbunden, dann muss natürlich der ganze Block ausgewechselt werden.

Einen Ausweg aus dieser Schwierigkeit bietet die Verwendung redundanter Schaltungen. Fig. 11 zeigt, wie nach einem Vorschlag von Shannon [14] ein Element, z. B. eine einfache Diode, durch einen Viererblock ersetzt werden kann. Dieser Viererblock verliert seine Diodeneigenschaft auch dann nicht, wenn eine oder gar mehrere Dioden durch Kurzschluss oder Leerlauf defekt werden. Von den 80 Möglichkeiten eines Defektes führen nur 42 zum Verlust der Diodenfunktion.

Die Zuverlässigkeit steigt auf

$$R = (1,5 - 0,5 e^{-2t/T_M}) e^{-t/T_M} \quad (18)$$

In Fig. 12 ist die Zuverlässigkeit des Viererblocks derjenigen der Einzeldiode nach Gl. (14) gegenübergestellt [4; 15; 16]. Aus Fig. 12 wird deutlich, dass die redundanzbehaftete Schaltung eine wenn auch kurze Zeitspanne die Zuverlässigkeit von fast 1 hat, da $R(t)$ mit horizontaler Tangente beginnt. Dies ist einleuchtend, da bei nur einem Fehler je Viererblock gar keine Störung auftreten kann.

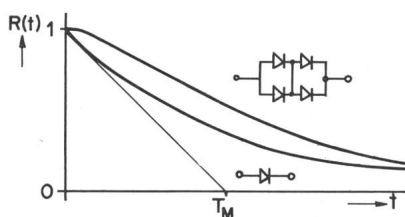
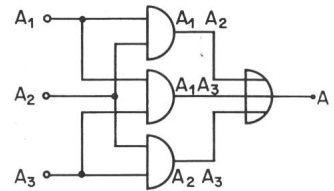


Fig. 12

Zuverlässigkeit der redundanten Diodenschaltung nach Fig. 11 im Vergleich zur Einzeldiode

R Wahrscheinlichkeit für einwandfreie Funktion; t Zeit; T_M mittlere Lebensdauer

Fig. 13
Einfache logische Schaltung, die eine Majoritätsentscheidung fällen kann



Baut man N solcher Viererblocks zu einer Schaltung zusammen, so potenziert sich wieder $R(t)$. Da $R(t)$ aber im Gegensatz zur nichtredundanten Schaltung für $t = 0$ eine horizontale Tangente hat, so wird der Bereich, in dem die Zuverlässigkeit etwa 1 ist, bis zu grösseren Zeiten ausgedehnt.

Eine Rechenanlage kann auf allen Ebenen ihrer Organisation mit Redundanz ausgestattet werden. Das eben betrachtete Beispiel stellt nur die unterste Ebene dar. Man kann einen Schritt weitergehen und die Zahl A auf 3 verschiedenen Wegen zu A_1, A_2, A_3 berechnen und in einer einfachen logischen Schaltung (Fig. 13) eine Majoritätsentscheidung fällen. Die Entwicklung auf diesem Gebiet ist noch im Fluss, und es lässt sich noch nicht sagen, auf welcher Ebene das Verhältnis von Mehraufwand und Gewinn an Zuverlässigkeit ein Optimum hat, es ist aber sicher, dass es mit dem Planarprozess nicht viermal so teuer ist, einen Diodenvierer an Stelle einer Einfachdiode herzustellen.

$$A = A_1 A_2 \vee A_1 A_3 \vee A_2 A_3$$

8. Produktionsausbeute

Ein grundsätzliches Hindernis für die Herstellung integrierter Schaltungen ist die Schwierigkeit, oder bei sehr kleinen Elementen die Unmöglichkeit, ein defektes Element aus einem integriertem System auszusondern. Wenn ein Element die Anforderungen nicht erfüllt, muss die ganze Schaltung weggeworfen werden. Der heute noch hohe Preis integrierter Schaltungen ist dadurch bestimmt.

Die Produktionsausbeute Y und der Produktionsausschuss S sind bei einem Element definitionsgemäss:

$$Y_1 = 1 - S_1 \quad (19)$$

Integriert man N solche Elemente und sind die Ausschussziffern voneinander unabhängig, dann wird die Ausbeute des ganzen Systems:

$$Y_N = (1 - S_1)^N \quad (20)$$

Aus der Darstellung dieses Zusammenhangs in Fig. 14 sieht man, dass das einzelne Element mit 2,5 % Ausschuss produziert werden muss, wenn der Ausstoss an guten integrierten Schaltungen mit 100 Elementen auch nur 10 % betragen soll. Der Ausstoss fällt sogar auf 1 %, wenn das Element mit 4,7 % produziert werden könnte, ein Wert, der bei Einzelproduktion noch als sehr gut angesehen wird. Aus der Kurve für $N = 100$ sieht man, dass es ausserordentlich schwierig und teuer wird, viele und nicht trennbare Elemente in einem Prozess zu fabrizieren [4; 17]. Ist das eine endgültige Grenze für die integrierten Schaltungen?

Man wird auf alle Fälle mehr Kapital für bessere und genauere Fertigungseinrichtungen investieren müssen. Damit allein wird es aber wohl nicht möglich sein, die erwähnte Potenz an Packungsdichte auszunützen. Es liegt nun sehr nahe, auch zur Verbesserung der Produktionsausbeute redundante Systeme zu betrachten. Man kann z. B. fragen, mit

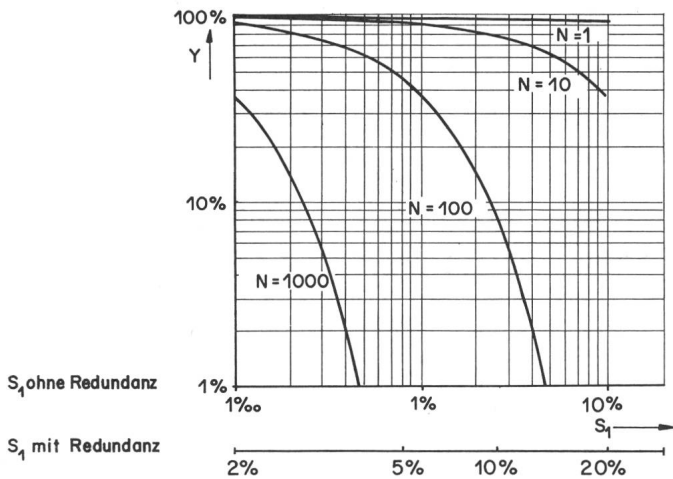


Fig. 14

Zusammenhang zwischen dem bei Einzelfertigung eines Elementes auftretenden Ausschuss S_1 und der Produktionsausbeute Y eines Systems, in dem N solcher Elemente zu einer Einheit integriert wurden

$$1 \text{ Element } Y_1 = 1 - S_1$$

$$N \text{ integrierte Elemente } Y_N = (1 - S_1)^N$$

welchem Ausschuss S_1 ein Element produziert werden darf, wenn es durchweg in Viererblöcken nach Fig. 11 eingesetzt wird. Man sieht aus den beiden einander zugeordneten S_1 -Skalen der Fig. 14, dass eine extreme Präzisionsanforderung der Produktion von $S_1 = 1 \text{ ‰}$ auf den sehr viel leichter erreichbaren Wert von $S_1 = 2 \text{ ‰}$ gemildert wird. Man sieht aber auch dass ein verhältnismässig hoher Ausschuss von 10 ‰ nur noch um den Faktor 2 erhöht werden darf. Dies ist wieder aus der Tabelle in Fig. 11 und aus Fig. 12 verständlich: Bei nur wenigen Elementfehlern ist die Wahrscheinlichkeit gross, dass das ganze System fehlerfrei arbeitet.

9. Zusammenfassung

Nach dem heutigen Stand der Miniaturtechnik können 1000 Komponenten in $1 \dots 5 \text{ cm}^3$ gepackt werden, eine weitere Verfeinerung der technologischen Verfahren dürfte in der Zukunft weitere wesentliche Verkleinerungen der Elemente erlauben. Diese geometrische Miniaturisierung muss jedoch mit einer Verkleinerung der Signalpegel verbunden werden, da die Packungsdichte durch die Verlustleistung und Wärmeabfuhr begrenzt ist.

Die Arbeitsgeschwindigkeit kann durch Miniaturisierung erhöht werden und zwar um so mehr, je kleiner die Elemente und je grösser die Signalströme sind. Die Verlustleistung bestimmt die Geschwindigkeitsgrenze. Sie liegt um so höher, je kleiner die tatsächliche Packungsdichte im Verhältnis zur geometrisch möglichen Packungsdichte gewählt wird.

Die weitere Entwicklung der Miniaturschaltungen hängt stark von der möglichen Zuverlässigkeit und der Produktionsausbeute ab. Wenn Systeme mit wesentlich mehr Komponenten als heute üblich gebaut werden sollen, dann müssen wohl

redundante Schaltungen verwendet werden, die mit einem relativ geringen Mehraufwand wesentliche Verbesserungen versprechen.

Literatur

- [1] *W. Shockley*: Electrons and Holes in Semiconductors with Applications to Transistor Electronics. Van Nostrand, New York 1950.
- [2] *E. Spenke*: Elektronische Halbleiter. Springer, Berlin 1955.
- [3] *A. P. Speiser*: Digitale Rechenanlagen. Springer, Berlin 1961.
- [4] *J. T. Wallmark*: Basic Considerations in Microelectronics. in *E. Keonjian*: Microelectronics. McGraw-Hill, New York 1963.
- [5] *K. Hübner*: Revue et discussion des techniques nouvelles pour l'électronique micro-miniaturisée. Bull. SEV 55(1964)26, S. 1285...1292.
- [6] *O. L. MacSorley*: High-Speed Arithmetic in Binary Computers. Proc. IRE 49(1961), S. 67...91.
- [7] *C. H. Knowles*: Research and Development in Integrated Circuits. IEEE Spectrum 1(1964)6, S. 76...79.
- [8] *A. L. Johnson*: How to Select an Adequate Cooling System. Electronics 34(1961)42, S. 54...57.
- [9] *H. Rüdhardt*: Effekte in Mesatransistoren bei grosser Stromdichte. Nachrichtentechn. Z. 15(1962), S. 333...340.
- [10] *P. Gansauge & P. v. Münch*: Doppel-Diffusion in GaAs. Z. Naturforsch. 19a(1964)4, S. 516...517.
- [11] *M. M. Atalla & R. W. Soshea*: Hot-Carrier Triodes with Thin-Film Metal Base. Solid-State Electronics 6(1963), S. 245...250.
- [12] *D. V. Geppert & R. A. Mueller*: Metal Base Transistor Pushes Back the Frequency Barrier. Electronics 37(1964)11, S. 42...46.
- [13] *C. A. Krohn*: Reliability Analysis Techniques. Proc. IRE 48(1960), S. 179...192.
- [14] *E. F. Moore & C. E. Shannon*: Reliable Circuits Using Less Reliable Relays. J. Franklin Inst. 262(1956), S. 191...208 + 281...298.
- [15] *B. Widrow, W. H. Pierce & J. B. Angell*: Birth, Life, and Death in Microelectronic Systems. IRE Trans. Military Electronics MIL-5(1961), S. 191...201.
- [16] *J. J. Suran*: Use of Circuit Redundancy to Increase System Reliability. International Solid-State Circuits Conference Philadelphia 1964, Digest of Technical Papers, S. 82...83.
- [17] *J. T. Wallmark*: Design Considerations for Integrated Electronic Devices. Proc. IRE 48(1960), S. 293...300.
- [18] *C. L. Hogan*: Types of Integrated Circuits. IEEE Spectrum 1(1964)6, S. 63...71.
- [19] *A. B. Phillips*: Monolithic Integrated Circuits. IEEE Spectrum 1(1964)6, S. 83...101.
- [20] *E. M. Davis, W. E. Harding, R. S. Schwartz & J. J. Corning*: Solid Logic Technology: Versatile High-Performance Microelectronics. IBM J. Res. Developm. 8(1964)2, S. 102...114.
- [21] *A. E. Lessor, L. I. Maissel & R. E. Thun*: Thin-Film Circuit Technology. I. Thin-Film R-C Networks. IEEE Spectrum 1(1964)4, S. 72...80.
- [22] *H. L. Caswell*: Thin-Film Superconducting Devices. IEEE Spectrum 1(1964)5, S. 84...99.
- [23] *A. B. Fowler*: Active Thin-Film Devices. IEEE Spectrum 1(1964)6, S. 102...111.
- [24] *G. Kohn*: Die Erzeugung extrem steiler Impulsflanken in mehrstufigen nichtlinearen Verstärkern. Arch. elektr. Übertrag. 12(1958), S. 109...118.
- [25] *P. K. Weimer*: The TFT — a new Thin-Film Transistor. Proc. IRE 50(1962), S. 1462...1469.
- [26] *W. Shockley*: A Unipolar «Field Effect» Transistor. Proc. IRE 40(1952), S. 1365...1376.
- [27] *H. Salow, H. Beneking, H. Krömer & W. v. Münch*: Der Transistor. Physikalische und technische Grundlagen. Springer, Berlin 1963.
- [28] *A. P. Speiser*: Impulsschaltungen. Springer, Berlin 1963.
- [29] *G. Rusche, K. Wagner & F. Weitzsch*: Flächentransistoren. Eigenschaften und Schaltungstechnik. Springer, Berlin 1961.

Adresse des Autors:

Dr. G. Kohn, IBM Corp., Forschungslaboratorium, Säumerstrasse 4, 8803 Rüslikon.