**Zeitschrift:** Bulletin technique de la Suisse romande

**Band:** 89 (1963)

**Heft:** 25

## Inhaltsverzeichnis

**Nutzungsbedingungen**

Die ETH-Bibliothek ist die Anbieterin der digitalisierten Zeitschriften auf E-Periodica. Sie besitzt keine Urheberrechte an den Zeitschriften und ist nicht verantwortlich für deren Inhalte. Die Rechte liegen in der Regel bei den Herausgebern beziehungsweise den externen Rechteinhabern. Das Veröffentlichen von Bildern in Print- und Online-Publikationen sowie auf Social Media-Kanälen oder Webseiten ist nur mit vorheriger Genehmigung der Rechteinhaber erlaubt. Mehr erfahren

**Conditions d'utilisation**

L'ETH Library est le fournisseur des revues numérisées. Elle ne détient aucun droit d'auteur sur les revues et n'est pas responsable de leur contenu. En règle générale, les droits sont détenus par les éditeurs ou les détenteurs de droits externes. La reproduction d'images dans des publications imprimées ou en ligne ainsi que sur des canaux de médias sociaux ou des sites web n'est autorisée qu'avec l'accord préalable des détenteurs des droits. En savoir plus

**Terms of use**

The ETH Library is the provider of the digitised journals. It does not own any copyrights to the journals and is not responsible for their content. The rights usually lie with the publishers or the external rights holders. Publishing images in print and online publications, as well as on social media channels or websites, is only permitted with the prior consent of the rights holders. Find out more

**Download PDF:** 11.01.2026

**ETH-Bibliothek Zürich, E-Periodica, https://www.e-periodica.ch**

89e année Lausanne, 14 décembre 1963 N° 25

# BULLETIN TECHNIQUE DE LA SUISSE ROMANDE

paraissant tous les 15 jours

**ORGANE OFFICIEL**
de la Société suisse des ingénieurs et des architectes
de la Société vaudoise des ingénieurs et des architectes (S.V.I.A.)
de la Section genevoise de la S.I.A.
de l'Association des anciens élèves de l'EPUL (Ecole polytechnique de l'Université de Lausanne)
et des Groupes romands des anciens élèves de l'E.P.F. (Ecole polytechnique fédérale de Zurich)

**COMITÉ DE PATRONAGE**
Président : E. Martin, arch. à Genève
Vice-président : E. d'Okolski, arch. à Lausanne
Secrétaire : S. Rieben, ing. à Genève
Membres :
Fribourg : H. Gicot, ing. ; M. Waeber, arch.
Genève : G. Bovet, ing. ; Cl. Grosgurin, arch. ; J.-C. Ott, ing.
Neuchâtel : J. Béguin, arch. ; R. Guye, ing.
Valais : G. de Kalbermatten, ing. ; D. Burgener, arch.
Vaud : A. Chevalley, ing. ; A. Gardel, ing. ; M. Renaud, ing. ; J.-P. Vouga, arch.

**CONSEIL D'ADMINISTRATION**
de la Société anonyme du « Bulletin technique »
Président : D. Bonnard, ing.
Membres : Ed. Bourquin, ing. ; G. Bovet, ing. ; M. Bridel ; J. Favre, arch. ; A. Robert, ing. ; J.-P. Stucky, ing.
Adresse : Avenue de la Gare 10, Lausanne

**RÉDACTION**
D. Bonnard, E. Schnitzler, S. Rieben, ingénieurs ; M. Bevilacqua, architecte
Rédaction et Editions de la S. A. du « Bulletin technique »
Tirés à part, renseignements
Avenue de Cour 27, Lausanne

**ABONNEMENTS**

| | | | | |
|---|---|---|---|---|
| 1 an . . . . . | Suisse | Fr. 34.— | Etranger | Fr. 38.— |
| Sociétaires . . . . . | » | » 28.— | » | » 34.— |
| Prix du numéro . . . | » | » 1.60 | | |

Chèques postaux : « Bulletin technique de la Suisse romande », N° II 57 75, Lausanne

Adresser toutes communications concernant abonnement, vente au numéro, changement d'adresse, expédition, etc., à : Imprimerie La Concorde, Terreaux 29, Lausanne

**ANNONCES**
Tarif des annonces :

| | |
|---|---|
| 1/1 page . . . . . | Fr. 350.— |
| 1/2 » . . . . . | » 180.— |
| 1/4 » . . . . . | » 93.— |
| 1/8 » . . . . . | » 46.— |

Adresse : Annonces Suisses S. A.
Place Bel-Air 2. Tél. (021) 22 33 26. Lausanne et succursales

Propriétés de transistors « Planar » au Silicium à de très faibles courants, par J. Zeller et R. Dessoulavy, chaire d'électronique de l'Ecole polytechnique de l'Université de Lausanne (EPUL).
Bibliographie. — Les congrès.
Documentation générale. — Documentation du bâtiment. — Nouveautés, informations diverses.

# PROPRIÉTÉS DE TRANSISTORS « PLANAR » AU SILICIUM A DE TRÈS FAIBLES COURANTS

par J. ZELLER et R. DESSOULAVY, chaire d'électronique de l'Ecole polytechnique de l'Université de Lausanne (EPUL).

**Sommaire**

*Les propriétés statiques et dynamiques relevées sur des transistors « Planar » au Si confirment la validité du schéma de remplacement en π. Grâce à ce schéma, on peut prévoir le comportement en régime alternatif ou en régime d'impulsions d'un montage amplificateur. Ces résultats sont confirmés par l'expérience. Aux très faibles courants, la fréquence d'utilisation maximum d'un montage à transistors est réduite considérablement du fait de l'importance relative des capacités parasites.*

## 1. Introduction

Il peut être intéressant, dans certaines utilisations, de réduire au minimum la puissance consommée par des dispositifs à transistors.

Les raisons en sont les suivantes :

— L'énergie à disposition est faible (par exemple satellite, montre électronique, appareils portables en général, si leur poids ou leur volume sont limités).

— La dissipation de chaleur par élément doit être réduite au minimum (circuits à grande densité d'éléments, pour lesquels l'évacuation de la chaleur sans augmentation excessive de la température locale limite la dissipation par élément).

Pour diminuer la consommation d'énergie d'un dispositif à transistors, il faut réduire la tension et le courant.

La tension de service ne peut guère être réduite en dessous du volt, étant donné la tension nécessaire à la polarisation de la diode base-émetteur ; on peut agir de manière beaucoup plus efficace sur le courant, en le réduisant à des valeurs extrêmement faibles de l'ordre de grandeur de $10^{-9}$ A.

Cependant, les transistors usuels au Ge ne peuvent fonctionner à de très faibles courants pour les raisons suivantes :

— courant inverse de collecteur $I_{CB_0}$ trop élevé ;

— baisse du gain en courant $h_{FE}$, due principalement à la recombinaison des porteurs minoritaires à la surface du transistor dans la région de la jonction base-émetteur.

L'utilisation de transistors au Si permet d'obtenir des courants inverses pratiquement négligeables ($I_{CB_0} < 10^{-9}$ A). D'autre part, grâce au procédé « Planar » (protection de la surface du transistor, en particulier des